

お寺大会 エントリーシート

出品者名

抜作三太郎 こと 前田@厚木です。

作品タイトル

J-FET のゲートソース間電圧を終段のバイアスに使った無帰還アンプ

作品紹介 (回路図や構成図、コスト、出品者本人のコメント・所感など)

J-FET の 2SK246/2SJ103 でバイアス電圧を作って終段を駆動する回路で無帰還アンプを作ってみました

2SK246 は gm は小さいですが、ピンチオフ電圧が大きいためこれを利用してバイアス回路を形成してみました。

本当は、2SK246/2SJ103 でバイアス電圧を作り、2SK214/2SJ77 を 10~20mA 流してドライバとし、2SK134/2SJ49 を終段にして 100mA 程度流すことを考えていました。

ところが、当たり前のことながら、pチャンネルとnチャンネルのゲートソース間電圧が違うので電流値と出力電位をあわせるバイアスの設定がかなり大変で、時間切れで諦めかけたところ、ドライバに使おうとした FET も出力段として使えないことはなさそうなので、急遽ドライバ段の電流値を 50~100mA に変更してそのまま終段として出すことにしました。

箱も当然のように間に合わないので、大昔に作った箱の内臓を取り出して移植、電源は初段用と保護回路用を追加、はらわたが増えすぎてあふれてしまいました。一応音が出たので持ってきました。

電源は、初段は±30V 100mA をブリッジで整流して 8,800μF をつけただけ。終段は元のアンプで使っていたエミッタフォロアの定電圧電源で±20V。

前段と出力段は独立しており(前段の出力が 0V になるように調整)、終段の石を変えることも容易なので、これからいろいろ遊んでみようと思います。

この用紙は 2 枚記入し、1 枚は作品に添付、1 枚は事務局に提出してください。
この作品紹介を参考に大会レポートを作成します。