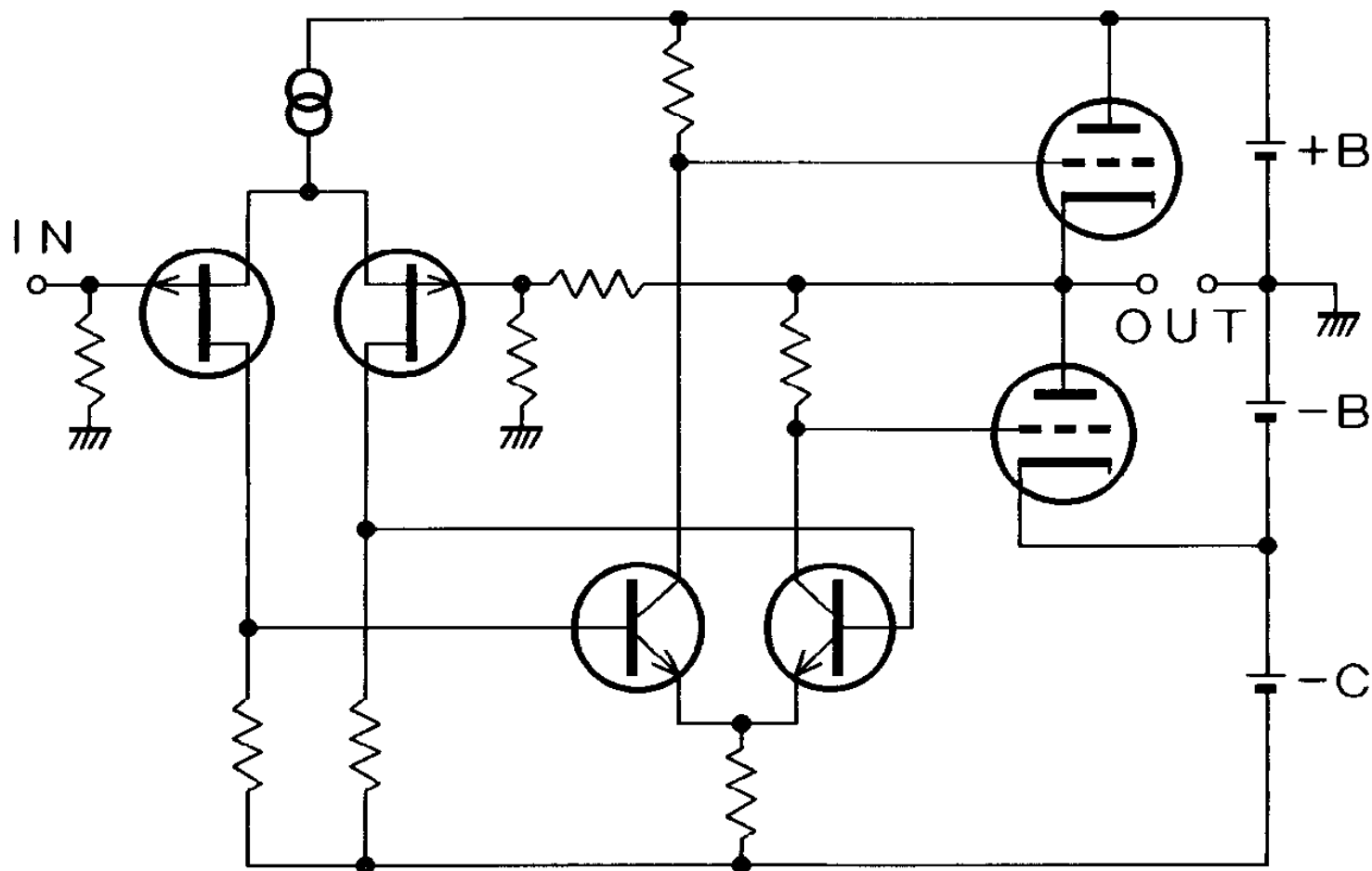


[図7] 本機の基本回路

初段： Pch FET差動増幅

出力段： 6C33C-B全帰還型 SEPP



2段目： NPNトランジスタ差動増幅