

2021-12-26 版

「私が知っている 3 つのお話・・・The Q.U.A.D」

“QUAD II”が世に出てから、かれこれ 70 年近く経ています。QUAD II 型位相反転回路についても、すでに多くの人々が語ってきました。今更私ごとき(QUAD II 型アンプを拵えたこともない)者が、おこがましく語ることなどなにもありません。でも Web 情報やオーディオ関連書籍で知ったお話を、すこしばかりアレンジして語ることはなんとかできそうです。

最上 克紀

目次

第 1 章 “Vacuum Tube Project”/ “Paraphase Circuit” by Fred Nachbaur

- 1. 古典的パラフェーズ ……P2
- 2. カソード結合型パラフェーズ ……P3
- 3. “拡張”カソード結合型パラフェーズ ……P4～P5

第 2 章「電腦時代の真空管アンプの設計」 中林 歩氏

- 1. QUAD 1 への道 ……P6～P8
 - 参考 QUAD 1 回路図 ……P9
- 2. QUAD II への道・・・Sg 結合の発見 ……P10～P12
 - 参考 QUAD II 回路図 ……P13

第 3 章 “How does the QUAD II EF86 driver work so well” by Keith Snook

- 1. QUAD II 型位相反転ドライバー段 ……P14
- 2. 自己平衡型としてみた QUAD II ……P15～P16

プッシュプル出力段には、振幅はほぼ等しいが位相が逆の 2 つの入力信号が必要です。言い換えると一方の信号が増加する(より正になる)につれて、もう一つの信号は減少する(より負になる)必要があります。したがって、逆位相信号は、同相信号の単なる反転です。

[illegible]

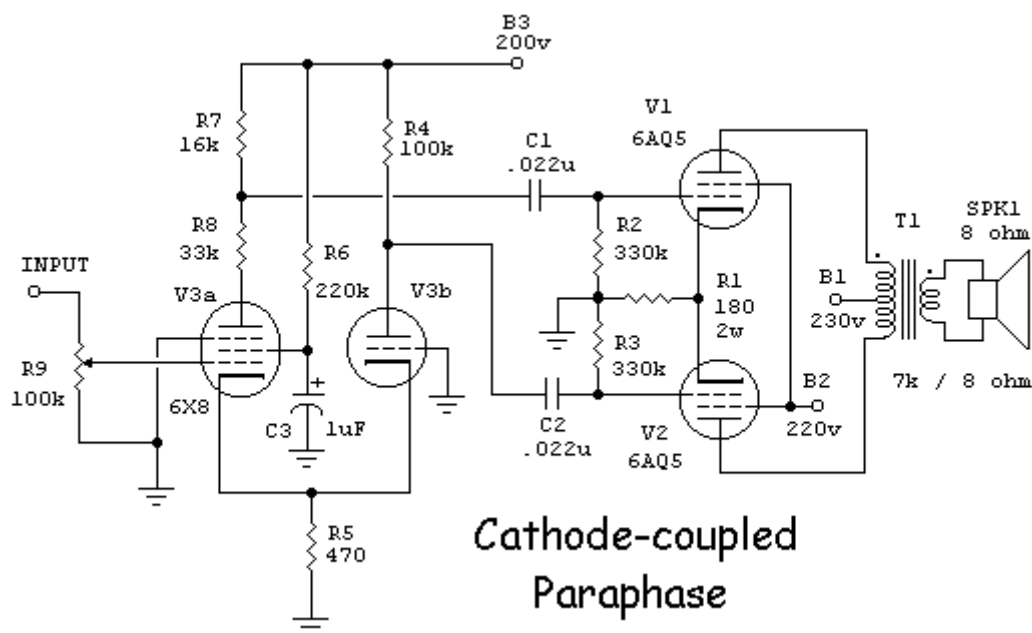
※ V1g1 抵抗の R2 と R3 で、V3A 出力電圧を分割調整し、V3Bg1 に加え、V1g1 と V2g1 の入力信号電圧レベルを揃うようにしています

2. カソード結合型パラフェーズ(Cathode-coupled Paraphase)

次に、一般的なカソード結合の代わりに、グリッド接地型を使用して、“パラフェーズ”を構築します。位相インバーターへの入力のカソードで適用されるため、例えばカソード接続が共通の 6X8 を使用できます。

前と同じように、同相信号は初段のプレート（6X8 の五極管セクション）に現れ、上部の出力管の V1g1 に適用されます。ただし、従来の設計とは異なり、共通カソード抵抗は、初段と位相インバーター（6X8 の三極真空管セクション）間の結合を提供します。ただし、三極真空管のプレートでの反転出力信号は、同相信号よりも振幅がかなり小さいことに注意してください。6X8 と示されているコンポーネント値を使用すると、これは約 1/3 になります。

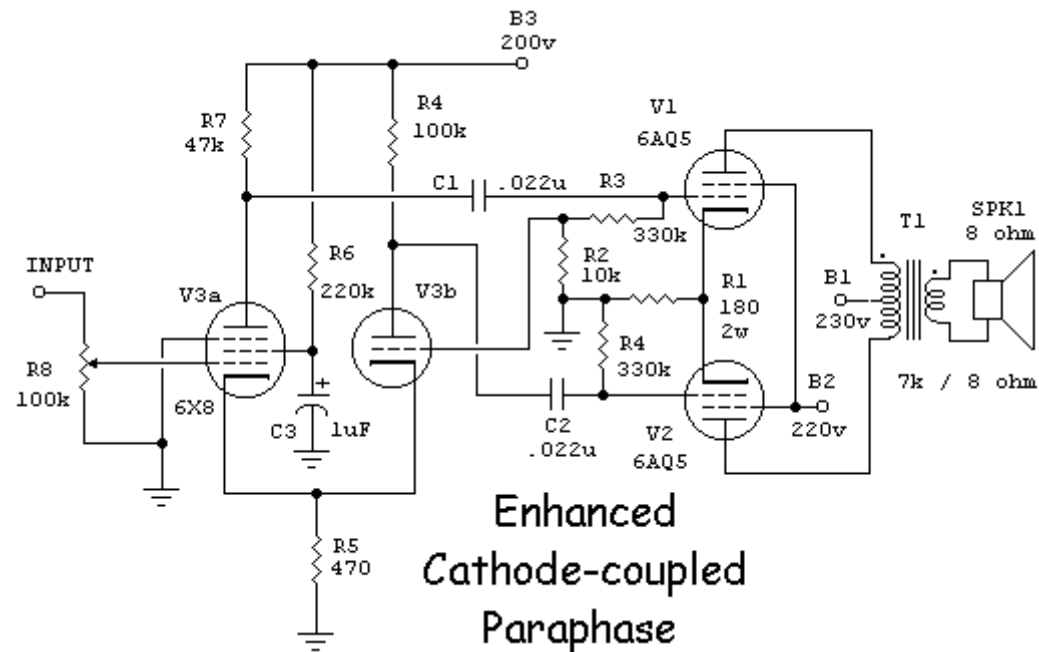
これが、五極管プリアンプ段のプレート負荷が 2 つのセクションに分割され、反転信号の振幅に一致するように同相信号が 3 : 1 に減衰する理由です。また、共通カソード抵抗は五極管ステージにローカルフィードバックを導入するため、全体のゲインは約 10（20 dBv）にすぎないことに注意してください



※ カソード結合ですが、R5 が低いので、5 極管のカソードフォロワー動作出力程度しか多分発生していません

3. “拡張”カソード結合型パラフェーズ(“Enhanced” Cathode-coupled Paraphase)

ここで行ったのは、上部の出力管のグリッドで同相出力信号の一部をサンプリングし、それを V3b パラフェーズステージのグリッドに適用することだけです。結合の大部分は以前と同様にカソードを介して行われますが、R3 と R2 の分割部から同相信号のごく一部（約 1/33）をサンプリングすることにより、V3b パラフェーズのゲインが 10dB 以上増加します。



この変更された回路には、いくつか興味深い側面があります。最終的な回路は古典的パラフェーズに似ていますが、追加のカップリングコンデンサは必要ありませんし五極管ステージのゲインも実際に増加します。その理由を理解するために、最初に、信号が五極管のグリッドに適用されたときに何が起こるかを考えてみます。

V3a グリッド電圧が増加すると（より正の値）、プレート電流が増加するため、共通カソード抵抗を流れる電流が増加します。これは、グリッドからカソードへの電圧を低下させる傾向があるため、負のフィードバックが発生します。

ここで、同相出力信号(V1g1 入力信号)の一部を V3b パラフェーズ段のグリッドに注入するとどうなるかを考えてみます。これは V3a 入力信号と位相がずれているため、共通カソード電流が減少します。したがって、それは負のフィードバック要素に対抗し、実際には正のフィードバックを表します。実際、注入率を高くすぎると、回路が実際に発振します。共通カソード抵抗によって、以前に生じた負のフィードバックを、本質的にキャンセルしました。(※ これが QUAD II 回路の正帰還に関する説明かなと推測?)

同時に、フェーズごとに約 40 (32 dB)、つまりプレート間で 80 (38 dB) の比較的高いゲインを維持しました。

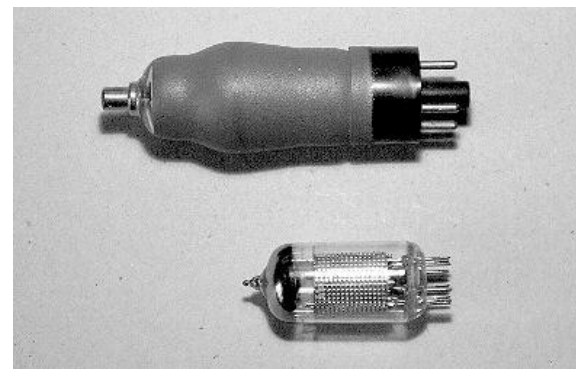
>これを Web で見つけた時、QUAD 型位相反転回路は、この発想の流れで生まれたに違いないと確信しました。

1950 年前後、ポスト WW-II の英国は、戦勝国として未曾有の好景気を楽しむなかで、家庭用の音響再生装置の需要が伸び始めてきました。The “Q.U.A.D”が“まさ”に「Quality Unit Audio – Domestic」の頭文字であることからあきらかです。そこで当時の状況を“QUAD”側から眺めてみます。

	QA 12/P、QUAD 1 など	QUAD II	ウィリアムソンアンプ	LEAK RC/PC/U(含 TL12)
初段/位相反転管	EF36x2→EF37/EF37A	EF86x2	L63x2	EF36x1,ECC32x1
出力管/供給 B 電圧	KT66(Tetorode)/Eb:350V	KT66(Tetorode)/Eb:350V	KT66(as Triode)/Eb:450V	KT66(as Triode)/Eb:470V
位相反転方式	QUAD 1 型 拡張カソード 結合型	QUAD II 型 (拡張カソード 結合 + Sg 結合)型	PK 分割型 + 平衡増幅段	カソード結合型
ドライバー段部品数	R:9 C:2 Tube:2	R:10 C:2 Tube:2	R:10 C:4 Tube:4	R:12 C:6(補正用含)Tube:2
公開時期	1948 年頃,QUAD 1 は 50 年頃	1953 年	1947 年、1949 年	1952 年頃
特徴	QUAD 型のスタート	EF86 導入	高負帰還、出力トランス巻線	Point One(10W 時歪 0.1%)



左 QA12/P 右 QUAD 1



上 EF36 下 EF86

1. QUAD 1 への道

- ・イコライザーはプリアンプに集約し、メインアンプは性能重視だがとにかく市販価格を普及価格にすること(QC 1+QUAD 1 で £ 35)・・・部品数が少なく、安い部品を使う
- ・品質が良いこと(上質なこと)、故障が少なく、修理が楽で部品交換に苦労しないこと・・・Eb 350V で KT66 はビーム管動作、局部負帰還用 OPT 採用
- ・海外展開もあるので、米国製の真空管と互換があること・・・KT66 は 6L6 系と互換性あり、ドライブ管もインターナショナルオクタール(IO)管が必要
- ・ドライブ段は、拡張カソード結合型、部品共通化が可能な平衡ドライブの 5 極管 x2・・・リムロック管(EF40)のドライブ段使用は NG、IO タイプの EF36 か EF37/37A

イリウムソン型や LEAK TL12 などの B 電圧 450~470V、KT66 の 3 結は、コンシューマー用製品の場合、寿命、信頼性上のリスクが大きいと判断

ーム管動作の KT66pp 場合、B 電圧 350V 設定時の自己カソードバイアス電圧は、 $E_k: 26V$ (QUAD II の回路図記載)です。(正味の印加電圧は 320~325V ?)

EF36 の増幅率はどの程度必要なのか、ざっくり計算してみました。アンプ入力電圧は Max1.4V rms(QUAD 22 は 1.4Vrmsらしいとのことので?)

・KT66 のバイアス電圧：-26V KT66 のカソード局部負帰還：3dB(仮定) Total 負帰還：15dB(仮定) 初段管入力 Max1.4Vrms で最大出力

＞ 第一段階：Total 負帰還が無く、KT66 のカート局部負帰還量－3dB(仮定)のみ場合に、片側 KT66 が最大出力となる g1 最大入力電圧 V_{rms} の試算

>KT66g1 最大入力電圧 $V_{rms} = 26 \times 0.71 \div 0.71 = \underline{26V_{rms}}$ 入力電圧 1.4Vrms 時の増幅率 $= 26 \div 1.4 \div 18.6(\text{倍}) = \underline{25.4dB}$
Ek 実効値換算 - 3dB 補正

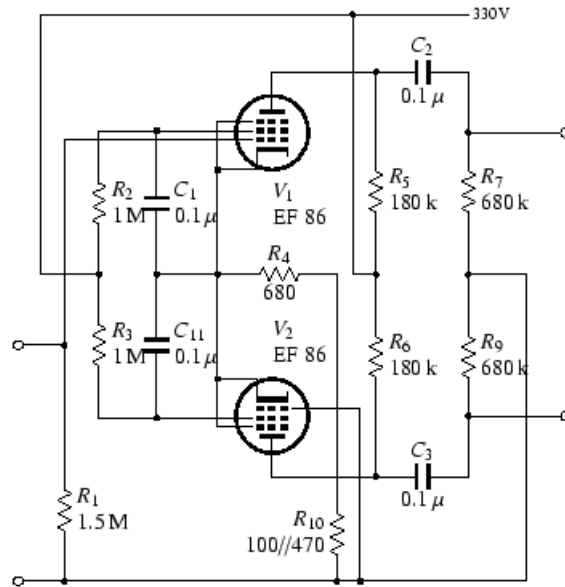
＞第二段階：Total 負帰還量－15dB(仮定)

初段管増幅率 $25.4\text{dB} + 15\text{dB} = 40.4\text{dB}$ (=105 倍) KT66 をフルドライブするには、EF86 の Gain は最低 40.4dB Must、p-p は 2 倍の 46.4dB

補足) QUAD II の負帰還量に関しては、1993 年 9 月号「ラジオ技術」の実測値で 17dB との報告があります。

中林 歩氏の QUAD II 型位相反転回路のシュミレーション解析は、QUAD II 型の基本構造である、AF 用 5 極管 EF86 による 3 種類の位相反転形式が基本形です。それらは、**1)カソード結合型、2)(中林氏定義の)古典的負荷分割型、3)Sg(スクリーングリッド)結合型**です。(以上 3 回路方式については、回路図の掲載があります)

① “カソード結合型位相反転”(カソードバypass Cap 無)

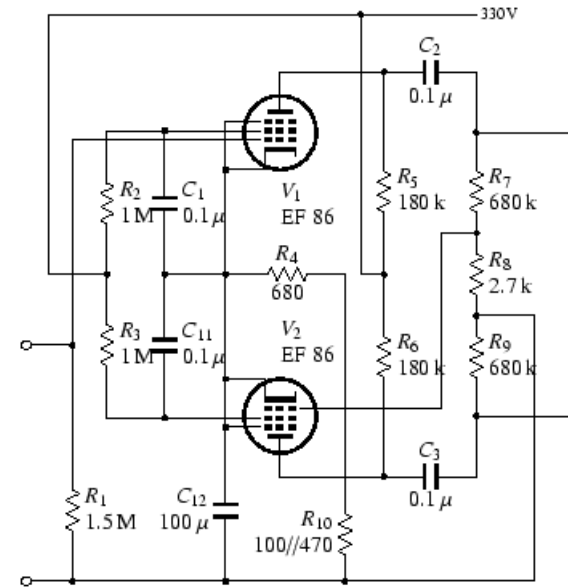


※V1,V2 の Sg 周辺回路は、コンベンショナルな接続方式で、カソード結合回路を構成

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
カソード結合型	115.8 倍	55.4 倍	V2in/V1in=0.478
	41.3dB	34.9dB	6.4dB

V2 の入力 V1 入力の 0.478 倍(約 1/2)、V2 Gain を上げるには、V2Rp を大きくする(500k)必要がある。それでは部品定数の種類が増えて、設計目標も未達成になってしまう→このままではだめ

② 中林 歩氏定義の“古典的負荷分割型位相反転”(カソードバypass Cap 有)



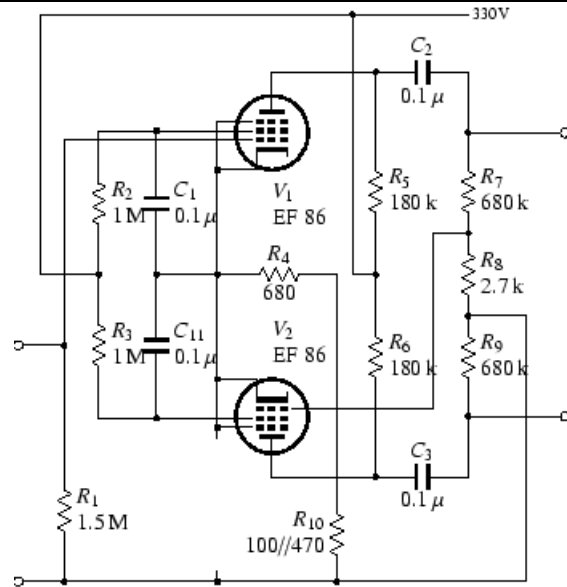
※Sg 周辺回路はコンベンショナルで、次段各 Rg1 と検出-R の構成は QUAD II の定数

V1,V2 の共通カソードにカソードバypass Cap を設定。カソード結合効果を消す目的か？

	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
古典的負荷分割型	171.4 倍	116 倍	V2in/V1in=0.677
	44.7dB	41.3dB	3.4dB

V1 Gain が、左記①カソード結合型に比べ 1.47 倍(3.4dB)増加する。V2 g1 に抵抗分割 2.7/(680+2.7)≒0.004 倍(分割比約 1/230)を入力しただけである。V2g1 の入力が V1g1 の 0.677 倍にアップした→でもまだアンバランスが大きい

③ (古典的負荷分割+カソード結合)型位相反転/(カソードバイパスCap 無)



回路図の掲載無

※中林 歩氏定義の“古典的負荷分割型”は、共通カソード Rk にバイパス Cap が有りカソード結合型ではない。だから氏の定義する(古典的負荷分割+カソード結合)とは Rk バイパス Cap less と判断でき、つまり拡張カソード結合型パワーステージに相当すると思う

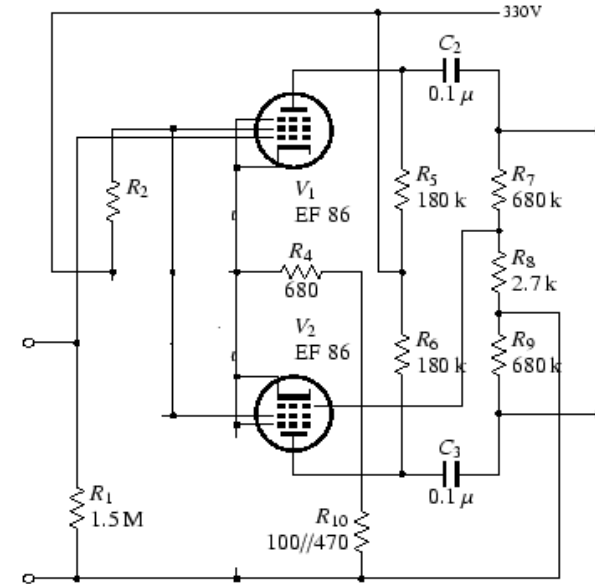
位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
(古典的負荷分割+カソード結合)型	148.5 倍	123.4 倍	V2in/V1in=0.831
	43.4dB	41.8dB	1.6dB

※これはまさに QUAD 1 そのものである。

※カソード結合型の V1 Gain は 115.8 倍から 148.5 倍(2.1dB)にアップした。V2g1 への、KT66g1 抵抗を分割して入力したわずか 0.004 倍(約 1/230)の信号増により、大きく性能が向上したことになる

・QUAD 1 完成

※5 極管の出力管を pp する場合、2 管の g2 を共通接続して、Rsg 1 本で Vsg を供給する形式があります。よって左図は以下のようにしても同一動作のはずです。



<再掲載>

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
(古典的負荷分割+カソード結合)型	148.5 倍	123.4 倍	V2in/V1in=0.831
	43.4dB	41.8dB	1.6dB

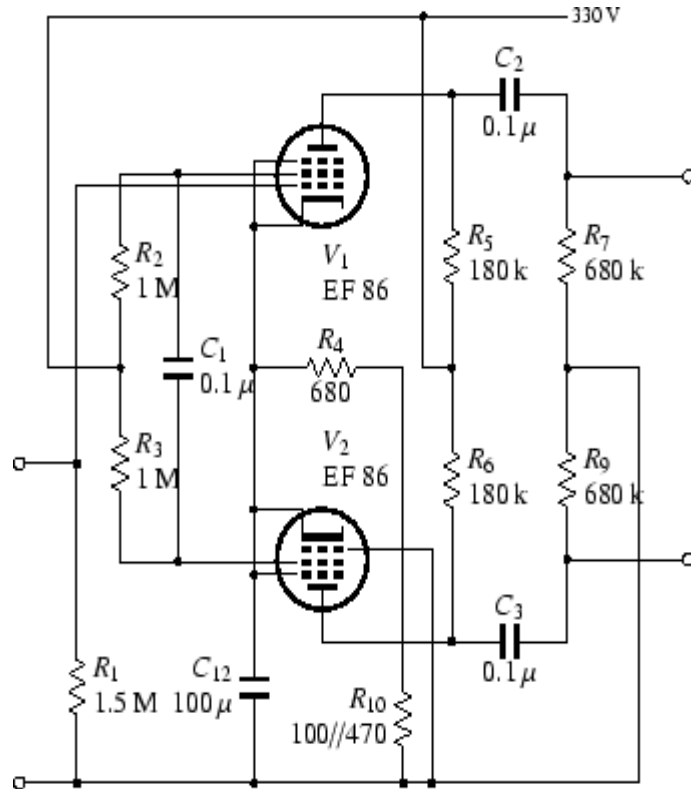
※AC アンバランス 1.6dB は大きいですが、EF86 でのシミュレーション結果である。実際 QUAD 1 の EF36 では共通 Rk が 1.5k であり、実際はこれほどではないかもと推測する

※また AC アンバランスが気になるなら、EF36 を特性選別して、V2 側に増幅率高め管、V1 側に増幅率低いめ管を使えば、補正可能だし十分量産可能と思う

中林 歩氏のシミュレーションデータの Sg 結合(氏は“G2 結合”と記述)を比較する

④ “Sg(スクリーンリット)結合型位相反転”/(カソードバリエーション Cap 有のカート結合)

※中林 歩氏定義の“Sg 結合”型である(回路図掲載)



※V1,V2の各Sg周辺回路定数は、QUAD IIと同じ。共通カソードの(R4+R10)にバリエーションCapを接続した点が、①“カソード結合”型との差異

※共通 Rk にバリエーションCapを接続して、カート結合効果を除き、Sg 間 Cap 接続のみの効果検証をしたと推測

シミュレーション結果

④ 中林氏定義の Sg 結合型位相反転/(カソードバリエーション Cap 有のカート結合型)

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
Sg 結合型	95.1 倍	76.2 倍	V2in/V1in=0.801
	39.6dB	37.6dB	2.0dB

※カソードバリエーション Cap 無の“カート結合”と比べ、V1Gain は下がるが、V2Gain が増加するので、AC アンバランスが大きく改善する

※Sg 結合型は、V2 の入力 が V1 の 0.801 倍で、カート結合型の 0.478 倍にくらい大きくなっているが、この増加分が Sg 結合の効果なのか？

<再掲載>

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
カソード結合型(Rk バリエーション Cap 無)	115.8 倍	55.4 倍	V2in/V1in=0.478
	41.3dB	34.9dB	6.4dB

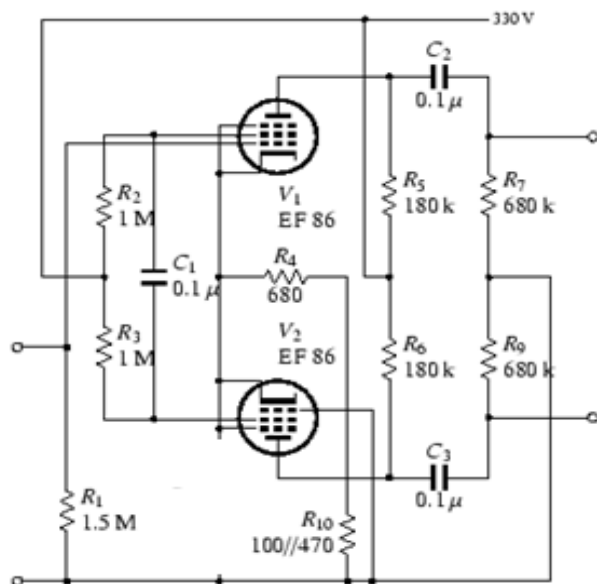
※“カソード結合”型のカートバリエーション Cap 有のシミュレーション結果が、中林 歩氏の報告にないので、同時比較するシミュレーション結果は示されていない。あくまで参考の範囲です

※中林 歩氏の Web には、結線図は未記載だが、以下のシミュレーション結果が掲載されている。次に記す⑤ (カート結合+Sg 結合)型/(カートバリエーション Cap 無と推測)と⑥ (古典的位相反転+Sg 結合)型/(カートバリエーション Cap 有と推測)である。

次々にこれらを比較する

⑤ (カソード結合+Sg 結合)型/(カソードバypass Cap 無のカソード結合と推測)

※中林 歩氏の Web で、氏定義のこの回路図は未掲載、以下は推測回路図



※前頁④の中林 歩氏定義“Sg 結合”型から、カソードバypass Cap を取った結線

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
(カソード結合 + Sg 結合)型	93.1 倍	78.1 倍	V2in/V1in=0.839
	39.4dB	37.9dB	1.5dB

※カソードバypass Cap 無い同士での性能比較が可能、①“カソード結合”と比較する

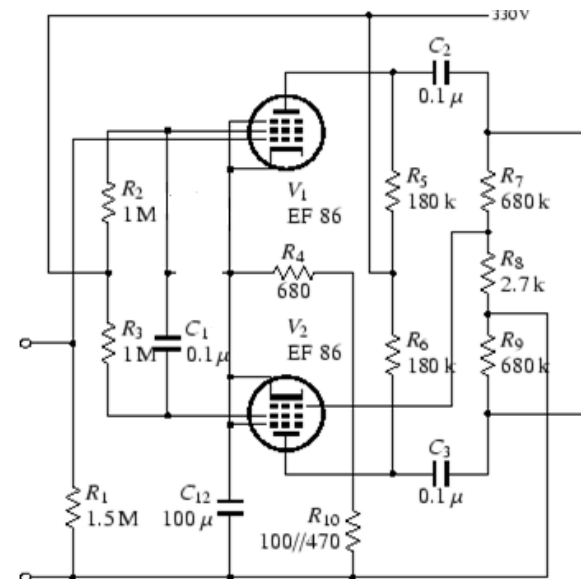
位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
カソード結合	115.8 倍	55.4 倍	V2in/V1in=0.478
	41.3dB	34.9dB	6.4dB

※Sg 間 Cap 結合カソード結合と、各 Sg をバypass Cap で接地するカソード結合を比べると、V1 Gain は 1.9dB 低下するが、V2 Gain が 3dB も増え、AC アンバランスの改善効果が大である (④と⑤比較：Rk のバypass Cap 無の方が、アンバランス改善傾向?)

⑥(古典的負荷分割+Sg 結合)型/(カソードバypass Cap 有と推測)

P11

※中林 歩氏の Web に回路図未掲載(Rk バypass Cap 有の QUAD II と推測)



※②の中林 歩氏定義“古典的負荷分割”を Sg 結合に置き換えた結線

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
(古典的負荷分割 + Sg 結合)型	136.2 倍	127.4 倍	V2in/V1in=0.935
	42.9dB	42.1dB	0.6dB

※②“古典的負荷分割型”と比較できる

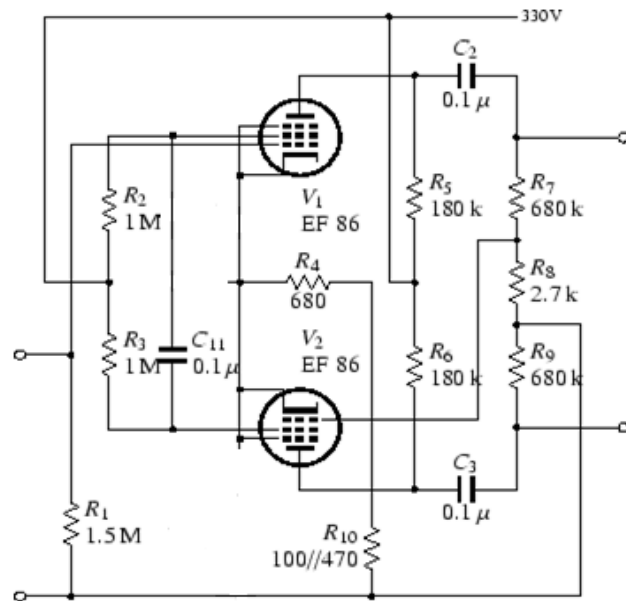
位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
古典的負荷分割型	171.4 倍	116 倍	V2in/V1in=0.677
	44.7dB	41.3dB	3.4dB

※Sg 結合の追加は性能改善に寄与する。V1 Gain は 1.8dB 低下するが、Gain 自体は高い。V2 Gain も 0.8dB 増え、AC アンバランスが 0.6dB になった

すでに QUAD 1 で、“拡張”カソード結合型位相反転回路が完成している。これに Sg 結合型が適合すれば追加部品 R と C の 2 個で完成する

⑦ QUAD II : (古典的負荷分割+カソード結合+Sg 結合)型

※QUAD II は、中林 歩氏の定義で言えば、⑦(古典的負荷分割+カソード結合+Sg 結合)型/カソードバypass Cap 無ということになる。



※QUAD II を結線的にみれば、(拡張カソード結合(Enhanced Cathode-coupled Paraphase)+Sg 結合)型である

※⑥(古典的負荷分割+Sg 結合)型/(カソードバypass Cap 有)から、カソードバypass Cap をとりはずした形式 (バypass Cap 有無の影響、差異まったく無い)

シミュレーション結果/QUAD II の性能

ついに QUAD II に到達です

⑦(古典的負荷分割+カソード結合+Sg 結合)型/(カソードバypass Cap 無)

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
(古典的負荷分割+カソード結合+Sg 結合)型/Cap 無	138.0 倍	129.1 倍	V2in/V1in=0.936
	42.8dB	42.2dB	0.6dB

④と⑤の比較で、カソード結合型は、カソードバypass Cap 有無で、シミュレーションの性能差がほとんど見られないので、当然予想された結果

<参考>⑥(古典的負荷分割+Sg 結合)型/(カソードバypass Cap 有)

位相反転	上側 V1 Gain	下側 V2 Gain	Gain 差(アンバランス)
(古典的負荷分割+Sg 結合)型/Cap 有	136.2 倍	127.4 倍	V2in/V1in=0.935
	42.9dB	42.1dB	0.6dB

QUAD II 発売

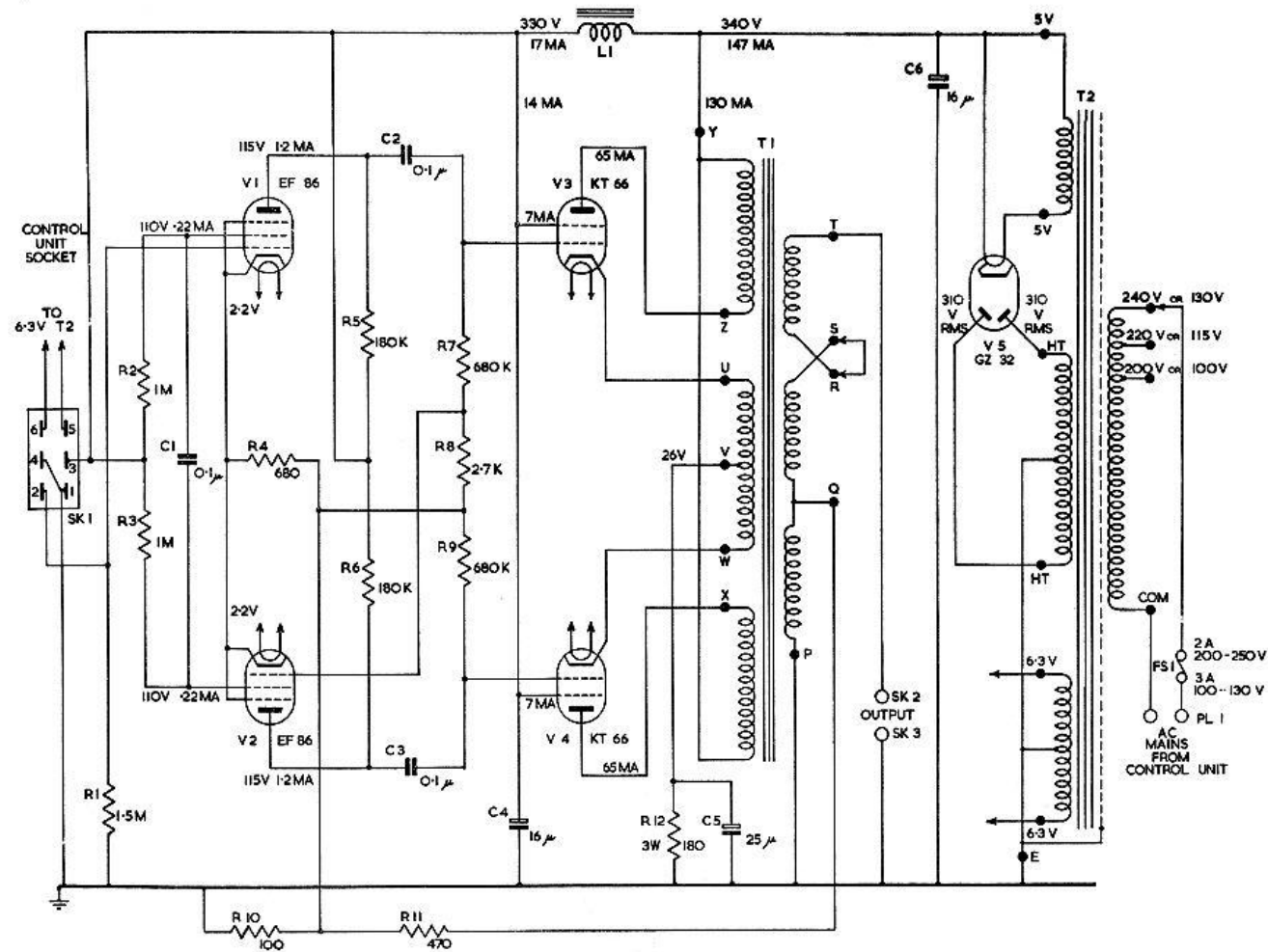
・EF36→EF37/EF37A と進み、ついに MT 管の EF86 が発売されるきっかけで、性能改善したモデルチェンジが計画されたのであろうか？

・QUAD 1 に R,C 各 1 本の追加のみで達成(電源部のケミコン容量が若干増えた)

・EF86,KT66 の一列配置のレイアウトは、LEAK TL12 を意識したかも

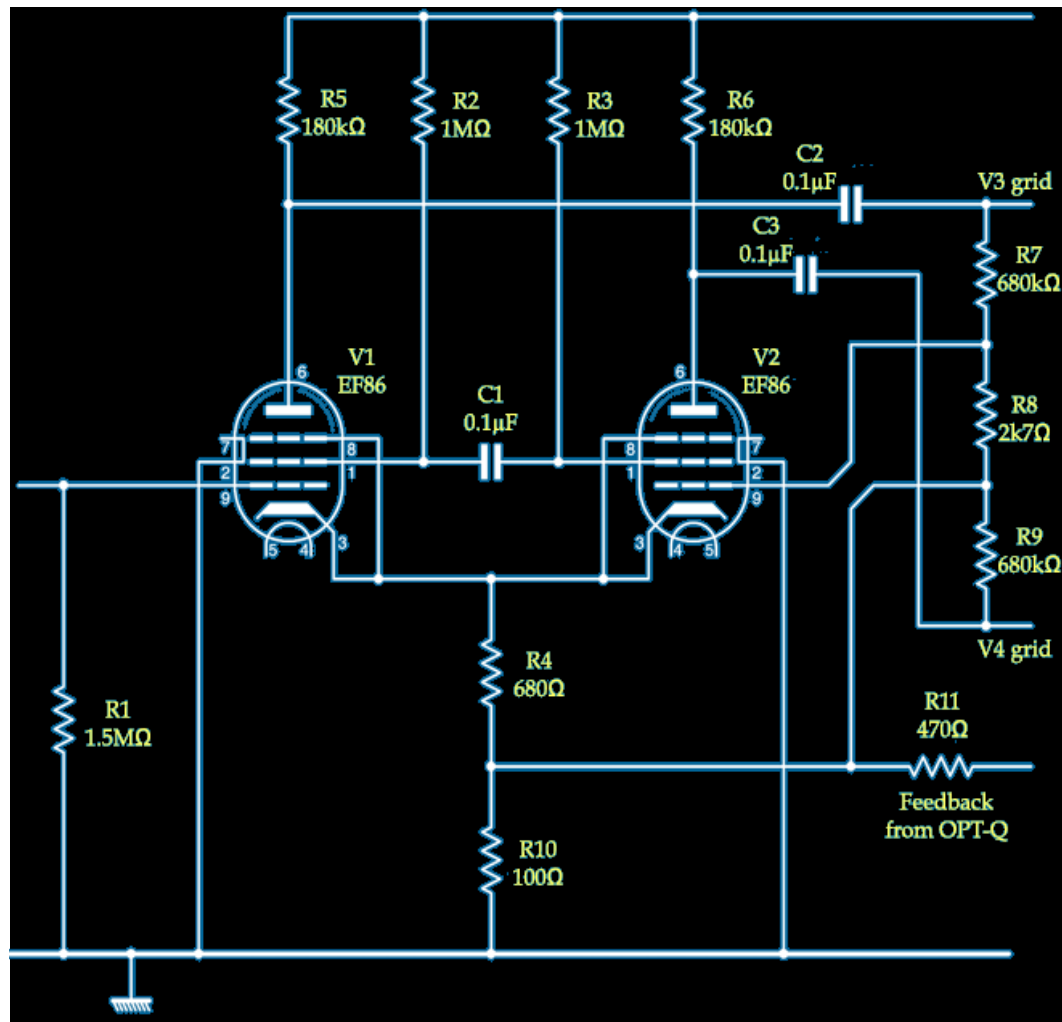
参考 QUAD II

QUAD II MAIN AMPLIFIER



・QUAD 型位相反転回路と自己平衡型位相反転回路の比較および Total 帰還に関する考察

> QUAD II 型位相反転ドライバー段



> 1. QUAD II とは

・左側に示したオリジナル QUAD II 型位相反転回路では、 $R_4 + R_{10}$ はバイパスされていないため、初段の最大ゲインが約 3.5dB 低下するように見えます。しかしバイパスされたカソード抵抗を備えた一般的なカソード接地動作であるかのように、初段 EF86V1 から利用可能な最大ゲインを生成できます。

・もし回路が従来のカソード結合型位相反転回路として構築された場合（R8 が短絡された場合+Sg 間結合無/最上追加）、入力から KT66 V3 g1 へのゲインは約 43dB になり、カソード結合を介した KT66 V4g1 へのゲインは約 37dB になります。（補足：第 2 章の①シミュレーションがこれに相当する。V1Gain:41.9dB、V2Gain:34.9dB で差は 6.4dB。ここでのゲイン差 6dB は、中林 歩氏のシミュレーション結果とほぼ一致します）

・大きな負電源と大きな「テール」抵抗を使用しない場合、ドライブバランスを調整する方法は、R6 を約 500kΩ にすることです。

その場合明らかに、R5 と R6 の間の不均衡が大きすぎて、DC バイアス条件がクリチカル過ぎ、周波数応答も各 EF86 ごとに非常に異なるため、実用的でもありません。

> 2. 自己平衡型としてみた QUAD II

・右側の回路図は“QUAD IIドライバー”に基づいていますが、R8を短絡(=0Ω/無い状態)することにより、単純な「フローティングパラフェーズ」または「シーソー」フェーズスプリッター(自己平衡型位相反転回路)として構成されています。R7とR9は、V2のg1に、V1とV2の出力間の「差」である信号を供給します。そのため、回路は自己平衡化されます。

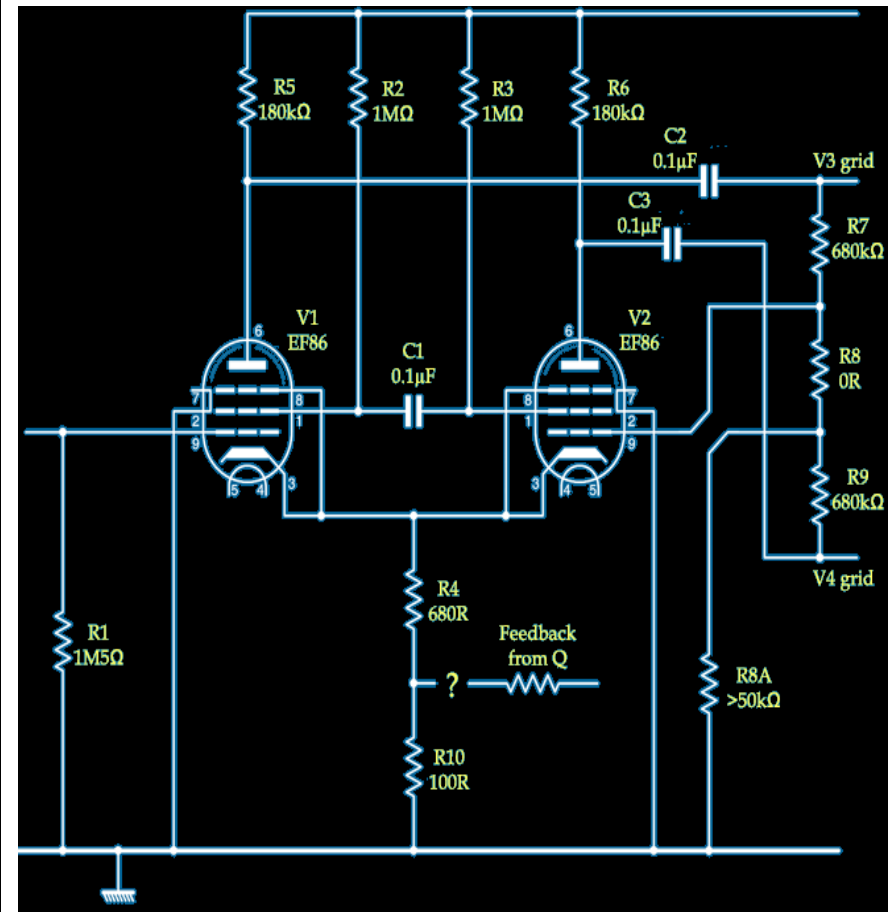
・共通のカソード抵抗 R4 + R10 は、V1 と V2 の等しく反対の電流を流し、これらはキャンセルされて接続されたカソードでゼロの電圧変化を引き起こすため、抵抗がグランドにバイパスされたかのように V1 から得られる最大ゲインが達成されます。では、なぜこの回路を使用しないのですか？

上に示したように、パラフェーズスプリッタのシーソーバリエーションを使用する場合の問題は、KT66 V3g1 および V2g1 のグランドへの DC パスに R8A が必要なことです。R7 および R9 を備えた R8A は、KT66 の最大グリッドバイアス抵抗を超えないように十分に低く、V2g1 に信号をロードしないように十分に高くする必要があります。

補足

・この説明は、QUAD II が自己平衡型に見える要はあるが、実は自己平衡型では無いと言うことを強調しているとみるべきなのでしょうか。

> QUAD II を自己平衡型にアレンジした回路



・ただし、主な問題は、出力トランスからの全体的な負帰還を適用する場合です。負帰還は V2 ではなく V1 に適用する必要があります。そうしないと、回路が不安定になります。
・フィードバックは V1 の g1 に適用できますが、入力インピーダンスを下げて 22 プリアンプに負荷をかけることなく簡単に適用することはできません。

・フィードバックが接合部 R4、R10 に適用され、回路を変更しない場合、V1 の場合は負のフィードバックになりますが、V2 の場合は正のフィードバックになります。QUAD II 設計の変更は、R8 の両端の信号が V2 に V1 と同じであるが逆位相の出力を与えるのにちょうど十分であるように、R7 と R9 の間に低い値の抵抗 R8 を配置することでした。

・QUAD II 回路は通常のパラフェーズ設計に似ており、R8 と R9 の接合部が信号グラウンドに接続され、 $(R8 + R7) / R8$ が V1 のゲインと一致し、つまり「 $20 \times \log \{(2.7+680)/2.7\} = 48.0\text{dB}(252 \text{ 倍})$ 」、各出力のゲインが 48dB であることを示しています。これにより、スプリッター出力に過度の負荷をかけることなく、KT66g1 の抵抗を低くすることができます。(※この説明は、R8:R7 の比率を合わせさえすれば良く、出力管のグリッド抵抗値が制約にならないという意味なのだろうか?)

・QUAD II の R8 と R9 の接合部は、R4 R10 とフィードバック抵抗 R11 の接合部に接続されています。フィードバック信号は R10 で発生し、V2 への入力には R8 + R4 で発生します。R8 は R7 と R9 の間で「フローティング」であるため、R4 と R10 の接合部の信号は V2 g1 にも現れるため、V2 は正または負のフィードバックを受けません。

・QUAD II 型位相反転回路は、さらに追加の a.c.結合を備えた単純なカソード結合パラフェーズ位相スプリッターです。それは EF86 五極管のスクリーングリッド (g2) 間の C1 を介した結合です。この巧妙なビット(※ おそらく 0.1μF のコンデンサのこと)は、R8 と R9 の接合部を信号グラウンドではなくフィードバックポイントに配置することにより、V2 への正のフィードバックを防ぎます。(※Total 負帰還が、V2 には正帰還になるが、Sg 間 Cap が、正帰還作用を減殺する作用があるという意味なのか?)

・カソード間の結合と V2 へのパラフェーズドライブでは、EF86 のスクリーングリッド間の C1 結合はそれほど望ましくない場合があります。この結合の影響は、各 EF86 g2 をより大きな値のコンデンサを使用してカソードに戻すことで排除できます。(※ この部分は、製作例で紹介されたことがほとんどないように記憶します)

以上

<最後に簡単なまとめ>

> 第 1 章では、QUAD 型位相反転回路の発想は、5 極管による拡張カソード結合型位相反転回路にあった。(インバーター側に KT66g1 入力信号をほんのわずかな入力することで、5 極管の増幅率を最大限に発揮できる)

> 第 2 章では、中林 歩氏のシミュレーション結果を使って、第 1 章の説明を証明し、QUAD 1 を“拡張”カソード結合型位相反転回路として完成させた。さらに Sg 結合回路の発見と QUAD II が、QUAD 1 に Sg 結合を追加して、大幅に性能改善したことを示せた。

> 第 3 章では、QUAD II が純粋な自己平衡型を選ばなかったが、KT66 のグリッド抵抗値の問題と Total 負帰還のかけ方問題に起因していたかも。(RCA の真似がイヤ?)

以上